

文章编号 1004-924X(2003) 05-0508-05

CPLD 技术在图形发生器中的应用

金龙旭, 郑志忠, 熊经武

(中国科学院 长春光学精密机械与物理研究所, 吉林 长春 130022)

摘要: FPGA(现场可编程阵列)和 CPLD(复杂可编程逻辑器件)是可编程 ASIC(专用集成电路)器件的主流。根据使用空间受到限制的航空、航天对地观察电视摄像系统特点,介绍了采用 CPLD 技术实现该系统变焦距数据的读取,并根据变焦距数据产生特定的图形符号,产生面阵 CCD 摄像机行、场同步信号及复合同步信号的原理及方法。实验表明采用 CPLD 设计方案,在降低系统功耗,缩短研发周期,提高系统可靠性方面取得了明显效果。

关键词: 图形发生器;现场可编程阵列;可编程逻辑器件;集成电路

中图分类号: TP335 文献标识码: A

Application of complex programmable logic device technology in graphic generator

JIN Long-xu, ZHENG Zhì-zhong, XIONG Jing-wu

(Changchun Institute of Optics, Fine Mechanics and Physics,
Chinese Academy of Sciences, Changchun 130022, China)

Abstract: Field programmable gate array (FPGA) and complex programmable logic device (CPLD) are the mainstream of application specific integrated circuits (ASIC), and FPGA with million logic gate capacity has become a proven modern electronic research and development means. In the aerospace ground observation TV camera system with limited space available, CPLD design schemes are adopted to lower system power consumption, shorten R & D cycle and improve system reliability.

Key words: pattern generators; field programmable gate array; programmable logic device; integrated circuit

1 引言

图像处理与显示是一项复杂的技术,它不仅包含处理器技术,而且还包含 DRAM/VRAM 等存储器管理与控制技术,图像采集技术及 D/A 技术。作为 80 年代发展起来的 ASIC 技术,随着半导体集成电路的工艺技术、支持技术、测试评价技

术的规范化水平和集成度不断提高,很快形成了用专用集成电路取代中小规模集成电路,组成电子整机或系统的技术进步热潮。可编程 ASIC 器件除了具有用户可编程的能力,还具有将器件插在系统内或电路板上就能对其进行编程或再编程的能力。ASIC 作为集成电路技术与通用集成电路技术相比,在构成电子系统时具有以下几个方面的优越性^[1-6]:

- a) 降低产品的综合成本;
- b) 提高产品的可靠性;
- c) 易于设计高性能系统;
- d) 增强产品保密性及竞争能力;
- e) 降低电子产品的功耗;
- f) 提高电子产品的工作速度;
- g) 大大减小电子产品的体积和质量;
- h) 系统内可重构。

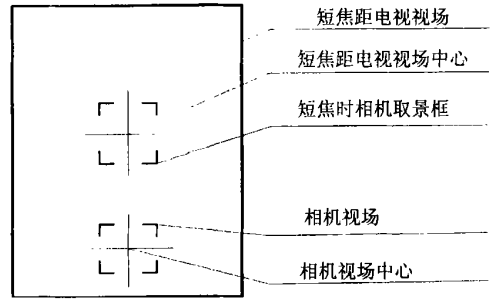
CPLD 是将多个可编程阵列逻辑(PAL)器件集成到一个芯片, 具有类似 PAL 的结构; 而 FPGA 具有类似门阵列的结构, 这两类器件都具有用户可编程的特性。通常 FPGA、CPLD 设计流程归纳为 6 个步骤, 即设计输入、功能仿真、设计综合、设计优化、布局布线、时序分析。基于它的优点, 可编程 ASIC, 特别是高密度可编程 ASIC 近年来发展迅速, 已在国内外计算机硬件、工业控制、智能仪表、数字电路系统、高带宽图像获取、航空航天设备等领域得到广泛应用, 并成为 90 年代电子产品设计变革的主流器件^[7-8]。

CPLD 和 FPGA 已在图像领域有着广泛的应用, 包括形成图像处理器外围接口与控制, 形成图像的通道, 完成数字图像的编码, 产生专用的图形等。本文主要阐述采用 CPLD 技术实现航空、航天对地观察电视摄像系统变焦距数据的读取, 并根据变焦距数据产生特定的图形符号, 产生面阵 CCD 摄像机行、场同步信号及复合同步信号的原理及方法。

2 图形发生器设计要求

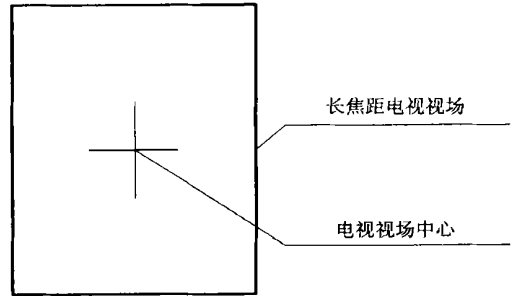
- (1) 产生对地观察电视摄像系统视场中心标志“+”;
- (2) 产生相机视场中心(星下点)标志“+”;
- (3) 根据系统焦距值, 实时产生相机视场图形标志“[]”;
- (4) 产生 CCD 摄像机行、场同步信号及复合同步信号;
- (5) 在电视监视器上分别显示最短焦距(最低倍率)的视场边框, 电视摄像系统视场中心和相机视场中心(星下点)十字丝。当电视摄像系统焦距发生变化时, 视场大小取景框在屏幕上的大小也随之改变, 即焦距由短焦变到长焦, 取景框由大到小连续变化。最短焦距时和最长焦距时的视场

显示图分别示于图 1。



(a) 短焦电视视场图形

(a) Sight field diagram of TV shoot system with the shortest(minimum multiple) focus



(b) 长焦电视视场图形

(b) Sight field diagram of TV shoot system with the longest focus(maximum multiple)

图 1 电视监视器上系统视场及视场中心显示图

Fig.1 Diagram of sight field and sight field center shown by TV shoot system monitor

3 图形发生器设计

3.1 图形发生器设计原理

当电视摄像系统的载体以高度 h 在空中飞行时, 电视摄像系统对地观察图形如图 2 所示。

$$d' = h/f \times d, \quad (1)$$

式中: d' 为电视摄像系统的地面覆盖宽度; h 为载体飞行高度; d 为 CCD 摄像机靶面宽度; f 为电视摄像系统焦距。

由于载体飞行高度为 300 km, 电视摄像系统的变焦距范围为 30.2~ 160 mm, 电视摄像系统的 CCD 摄像机靶面宽度为 6.4 mm × 4.7 mm, 因此电视摄像系统在长焦及短焦时地面覆盖宽度为:

$$d_{\min}' = 300/30.2 \times 6.4(4.7) = 64 \sim 47 \text{ km}, \quad (2)$$

$$d_{\text{max}}' = 300' 160 \times 6.4(4.7) = 12 \sim 9 \text{ km}, \quad (3)$$

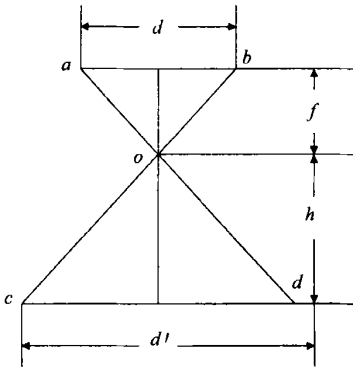


图 2 电视摄像系统对地观察图形

Fig.2 Diagram of the ground viewed by TV shoot system

同样, 此时相机视场所对应的地面覆盖大小为 $12.7 \text{ km} \times 12.7 \text{ km}$ 、CCD 摄像机像元尺寸大小为 $8 \mu\text{m} \times 8 \mu\text{m}$ 、有效像素为 $752(\text{水平}) \times 582(\text{垂直})$ ^[1]。因此, 可根据电视摄像系统地面覆盖宽

度及相机视场地面覆盖大小计算出电视摄像系统, 相机的视场中心及视场在 CCD 摄像机靶面上所占用的像元素及在 CCD 摄像机靶面上所对应的位置。

3.2 图形发生器结构设计

图形发生器电路结构如图 3 所示。图形发生器由数据锁存器、晶振、数据处理器、信号驱动器组成。系统焦距信号 $WB[0..7]$ 经数据锁存器锁存在数据处理器输入端口, 数据处理器根据外部时序信号 CS 的状态, 读取焦距数据。数据处理器以时钟信号为基础, 产生行、场同步信号, 前均衡脉冲信号, 开槽脉冲信号, 后均衡脉冲信号, 对地观察电视摄像系统视场中心标志“+”, 相机视场中心标志“+”, 并根据系统焦距值, 产生相机取景图形标志“[]”。数据处理器实时输出复合同步信号 $SYNC$, 图形信号 $image$ 至信号驱动器。信号驱动器将输入的复合同步信号 $SYNC$ 进行放大后输出至 CCD 摄像机, 作为其外同步信号。信号驱动器同时也将图形信号 $image$ 和 CCD 视频信号 $Video$ 进行复合, 形成复合视频信号 $Cvideo$, 输出至监视器, 显示在监视器屏幕上。

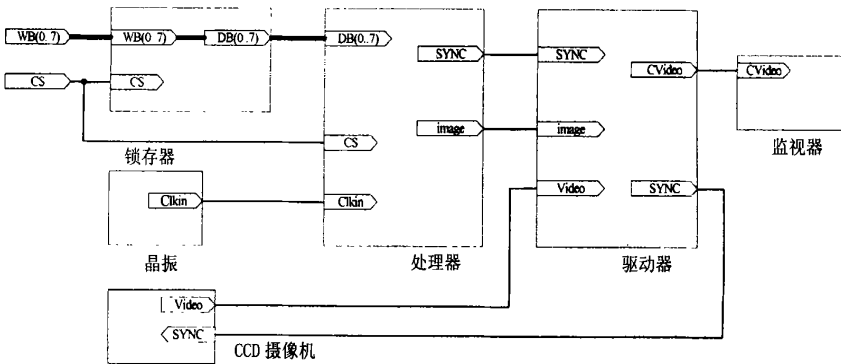


图 3 图形发生器电路结构图

Fig.3 Diagram of graphic generator circuit configuration

3.3 数据处理器结构设计

数据处理器是图形发生器的核心, 根据其功能分为 4 个子模块。

(1) 焦距数据接口模块 (Interface);

(2) 输出控制单元模块 (Out Con);

(3) 图形标志产生模块 (ImaGen);

(4) 同步信号产生模块 (SynGen)。

数据处理器内部结构如图 4 所示。

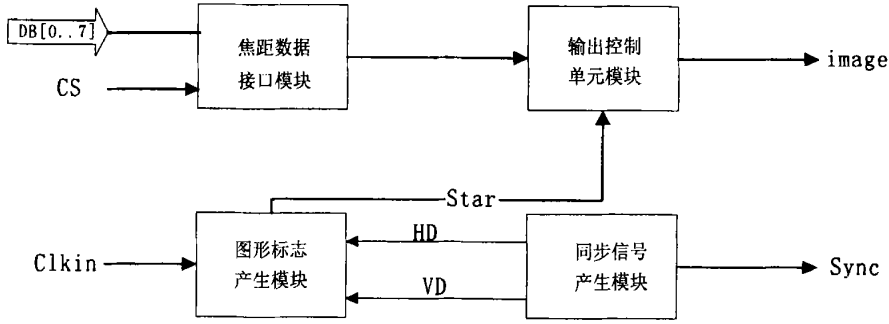


图 4 数据处理器内部结构图

Fig. 4 Diagram of data processor internal configuration

3.4 功能模块设计

一个完整的电子系统设计可分为前端设计和后端设计两个部分^[6]。前端设计是系统的逻辑设计,功能仿真和综合优化,输出是门级电路的原理图或网表。后端设计包括印制电路板的布局、布线,可编程 ASIC 的版图设计等,输出的是最终的物理设计。在图形发生器功能模块设计中,针对数据处理器 4 个功能模块,即焦距数据接口模块(Interface)、输出控制单元模块(OutCon)、图形标志产生模块(ImaGen)、同步信号产生模块(SynGen),分别进行了相应的前端及后端设计,最终形成了图形发生器可编程 ASIC 器件。

3.5 设计结果分析

经过 VHDL 前端输入、逻辑综合、布局布线,产生了符合任务要求的仿真波形,并最终形成了图形发生器可编程 ASIC 器件^[26]。

行、场同步及复合同步信号的仿真波形如图 5 所示。

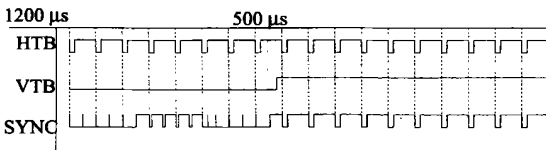


图 5 行、场同步及复合同步信号的仿真波形

Fig. 5 Simulation waves of line, field and compound synchronization signals

图中,HTB 为行同步信号,脉冲宽度为 4.6 μs,周期为 64 μs;VTB 为场同步信号,脉冲宽度为 512 μs,周期为 20 ms。SYNC 为复合同步信号。

电视摄像系统视场中心图形标志的仿真波形如图 6 所示。

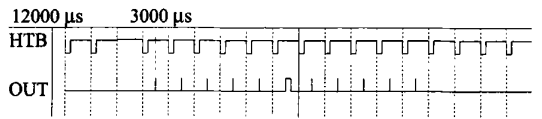


图 6 电视摄像系统视场中心图形标志的仿真波形
Fig. 6 Simulation wave of graph indication at the sight field center of TV shoot system

相机视场仿真波形如图 7 所示。

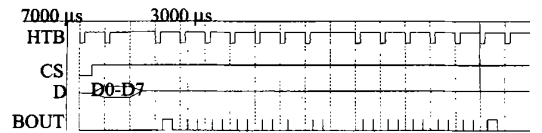


图 7 相机视场仿真波形

Fig. 7 Simulation wave of camera sight field

相机视场中心仿真波形如图 8 所示。

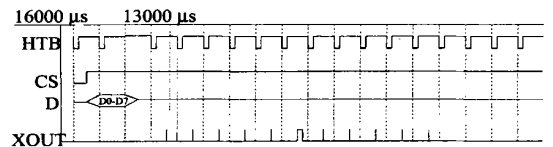


图 8 相机视场中心仿真波形

Fig. 8 Simulation wave of camera sight field center

通过电视摄像系统校飞试验证明,图形发生器的设计及其实现满足了功能和性能设计的要求。

4 结束语

采用 CPLD 等几块芯片,实现了焦距数据读取,产生多种特定图形和提供面阵 CCD 摄像机的

行、场及复合同步信号。器件的复用和功能的融合明显地减少了硬件,实现了电控系统的小型化。

可编程 ASIC 是一门正在发展的技术,随着工艺和结构的改进,可编程 ASIC 的集成度将进

一步提高,性能将进一步完善,成本逐渐下降,在现代电子系统设计中得到更加广泛的应用。由于时间仓促,对于可编程 ASIC 技术的研究仍存在许多缺点和不足。

参考文献:

- [1] 王庆有. CCD 应用技术[M]. 天津:天津大学出版社, 2000.
WANG Q Y. *CCD application techniques* [M]. Tianjin: University Press, 2000. (in Chinese)
- [2] 孟宪元. 可编程 ASIC 集成数字系统[M]. 北京:电子工业出版社, 1998.
MENG X Y. *Programmable application specific integrated circuit digital system* [M]. Beijing: Publishing House of Electronics Industry, 1998. (in Chinese)
- [3] 孟宪元. 可编程专用集成电路原理、设计和应用[M]. 北京:电子工业出版社, 1995.
MENG X Y. *The principle, design and application of programmable application specific integrated circuit* [M]. Beijing: Publishing House of Electronics Industry, 1995. (in Chinese)
- [4] 宋万杰. CPLD 技术及其应用[M]. 西安:西安电子科技大学出版社, 1999.
SONG W J. *The technique and application of CPLD* [M]. Xi'an: Xi'an Dianzi University Publishing House, 1999. (in Chinese)
- [5] DOULOS. *Benefits of using VHDL* [M]. Doulos Home Page. January 1999.
- [6] 王小军. VHDL 简明教程[M]. 北京:清华大学出版社, 1997.
WANG X J. *The simple documentation of VHDL* [M]. Beijing: University Press, 1997. (in Chinese)
- [7] 曾晓洋. 线阵 CCD 相机时序发生器及基于 ISP 技术的实现[J]. 光学精密工程, 2000, 8(1): 71-75.
ZENG X Y. The timing generator of linear CCD based on ISP[J]. *Optics and Precision Engineering*, 2000, 8(1): 71-75.
- [8] 沈宇键, 郝胜国, 郝志航. 高速 CCD 数字相机接口设计的 VHDL 逻辑综合的应用[J]. 光学精密工程, 2000, 8(2): 154-160.
SHEN Y J, HAO SH G, HAO ZH H. The application of VHDL logic synthesis of CCD digital interface design[J]. *Optics and Precision Engineering*, 2000, 8(2): 154-160. (in Chinese)

作者简介:金龙旭(1965-)男,吉林龙井人,硕士学位,研究员,现为中国科学院长春光学精密机械与物理研究所在读博士,主要从事空间光学工程光电技术的应用研究。